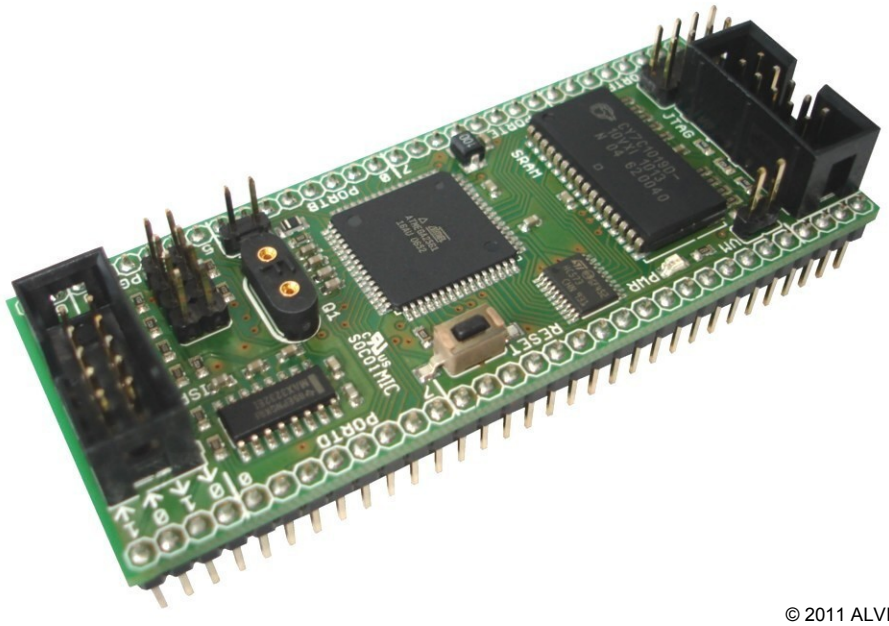
ALVIDI

AVR-Entwicklungsmodul mit 128 KByte externem SRAM

Modell: AL-ERAM128_256

Version 2.0

- Übersicht
- Maße
- Beschreibung
- Elektrische Eigenschaften
- Programmierung
- Einstellungen



© 2011 ALVIDI

Übersicht

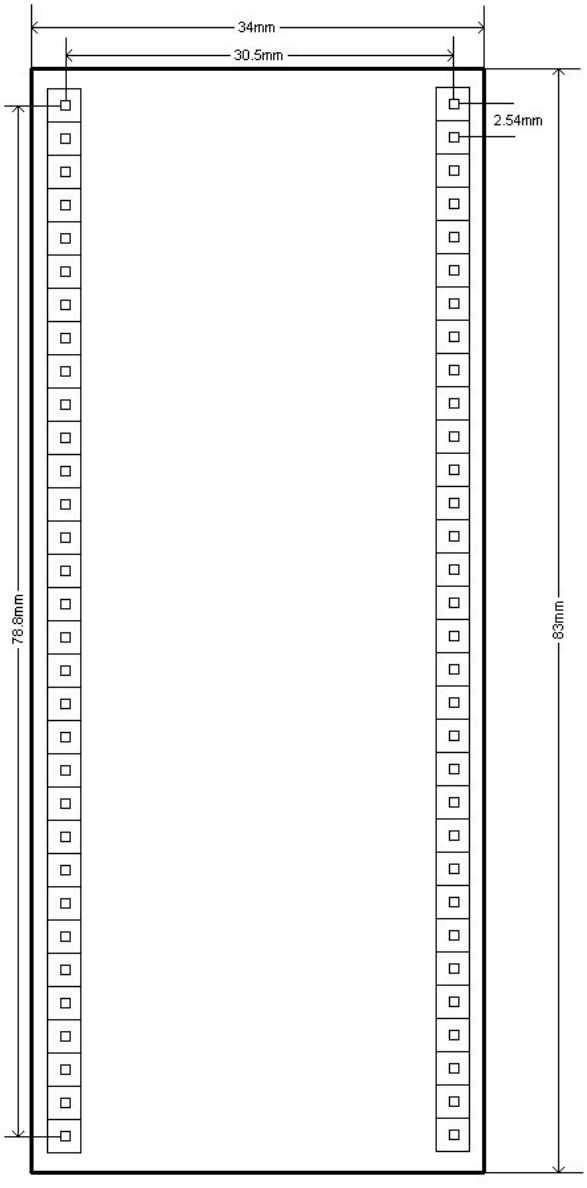
JTAG-TDI/PF7			VCC
JTAG-TDO/PF6			VSRAM
JTAG-TMS/PF5			RESET
JTAG-TCK/PF4			AREF
PF3			NC
PF2			NC
PF1			NC
PF0			NC
ISP MOSI/RS232 RXD0/PE0			NC
ISP MISO/RS232 TXD0/PE1			NC
PE2			NC
PE3			NC
PE4			NC
PE5			NC
PE6			NC
PE7			NC
PB0			NC
ISP SCK/PB1			NC
PB2			NC
PB3			NC
PB4			PD7
PB5			PD6
PB6			PD5
PB7			PD4
PG5			PD3/RS232 TXD1
BOOT-PIN/PG4			PD2/RS232 RXD1
PG3			PD1
PG2			PD0
PG1			OUT0
PG0			OUT1
GND			IN0
GND			IN1

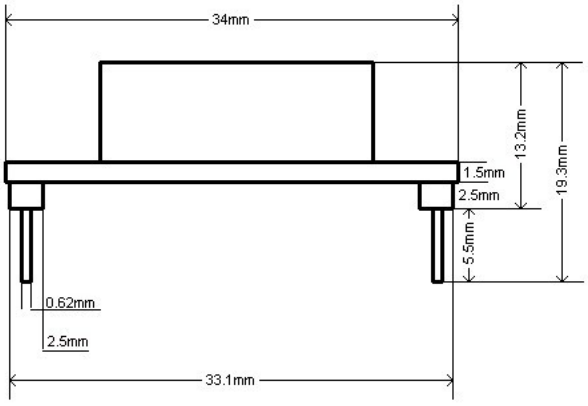
Alle Bezeichnungen in **BLAU** beziehen sich auf internen Anschluss

Achtung: die Verpolung und die Überspannung führen zur Zerstörung der Bauelemente!!!

© 2011 ALVIDI

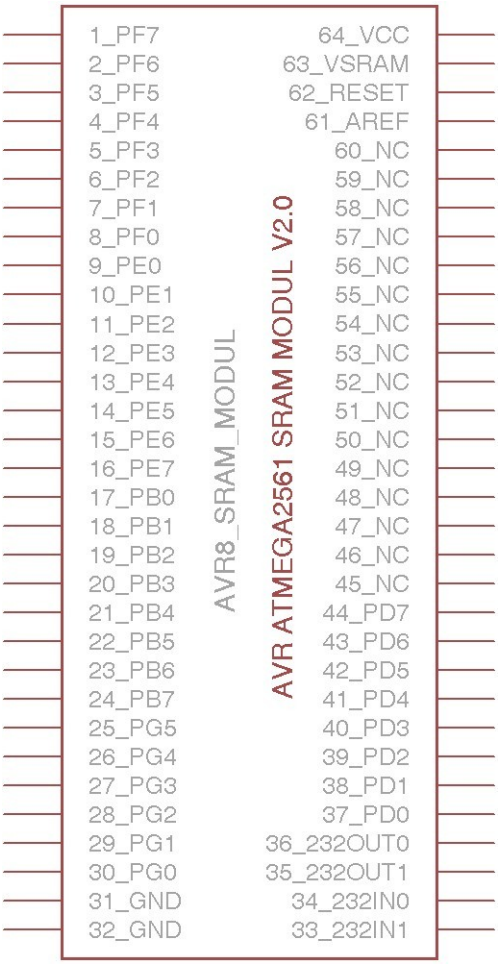
Maße





© 2011 ALVIDI

Beschreibung



- **Controller:** Atmel AVR ATmega2561-16AU bis 16 MHz

- **Zusätzliche Ausstattung:**

  - externe SRAM 128 KByte
  - mit Reaktionszeit 10 ns
  - RS-232 Transceiver
  - Reset-Taste
  - Power LED

- **Externe SRAM:** interne oder externe Spannung

- **Spannungsversorgung:** 5V

- **Modulgröße:** B x H x T 34mm x 83mm x 19,3mm

- **Temperatur:** -40°C bis +85°C

- **Quarzfassung:** leichte und schnelle Quarzaustausch

- **PC-Anschluss:** 2 x RS232, trennbar durch Jumpers

- **Kompatibilität:** Lochrasterplatine mit Rastermaß 2,54 mm

- **Schaltung:** nach der Empfehlung des Herstellers aufgebaut

- **Programmierung:** ISP oder JTAG Buchse

- **Pinbelegung des AVR-Moduls**: in der linken Abbildung dargestellt

- **Pinbelegung ISP & JTAG Buchsen:** 10-polige, Standard von Atmel

- **Funktionalität:** getestet, sofort einsatzbereit

- **Konformität:** RoHS konform

- **Hergestellt** in Deutschland

© 2011 ALVIDI

Elektrische Eigenschaften

	Min	Typ	Max
für **alle** Module mit	**Betriebstemperatur**		
MAX3232EID (aktuelle)	**- 40 °C**		**85 °C**
MAX3232IDR (aktuelle)			
	Betriebsspannung		
• bei 5 V Version (aktuelle)	4,5 V	5 V	5,5 V
• bei 3,3 V Version	3,0 V	3,3 V	3,6 V
	Taktfrequenz		
• bei 5 V Version (aktuelle)	0 Hz		16 MHz
• bei 3,3 V Version	0 Hz		8 MHz
	Maximale DC Strom pro I/O Pin		
• bei 5 V Version (aktuelle)			20 mA
• bei 3,3 V Version			10 mA
	Maximale Zugriffszeit des SRAM		
• bei 5 V Version (aktuelle)			10 nS
• bei 3,3 V Version			10 nS

weitere elektrische Kennlinien finden Sie im Datenblatt ATmega2561.pdf auf Seite 370

- ► 2-lagige Leiterplatte DIN ISO 9001
- ► UL-Approbation
- ► einseitig Bestückt
- ► SRAM CY7C1019D
- ► Latch 74HC573

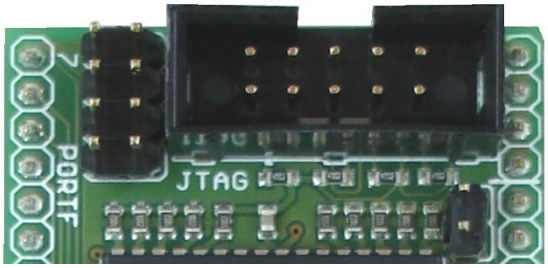
Mögliche Modifikationen

¤ 3,3 V Version
¤ mit festem Quarz (ohne Quarzfassung)
¤ ohne seitlichen Stiftleisten

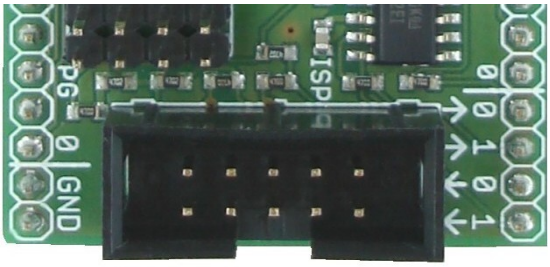
© 2011 ALVIDI

Programmierung

JTAG [1]



ISP [2]



Pinbelegung JTAG-Buchse

(9) TDI	(7) VCC	(5) TMS	(3) TDO	(1) TCK
(10) GND	(8)	(6) Reset	(4) VCC	(2) GND

Pinbelegung ISP-Buchse

(2) VCC	(4) GND	(6) GND	(8) GND	(10) GND
(1) MOSI	(3) GND	(5) Reset	(7) SCK	(9) MISO

1 Beim Programmieren mit JTAG müssen die Jumpers JP2-(1-4) gesetzt werden.

2 Beim Programmieren mit ISP müssen die UART-Jumpers JP5-3 und JP5-1 nicht gesetzt sein.

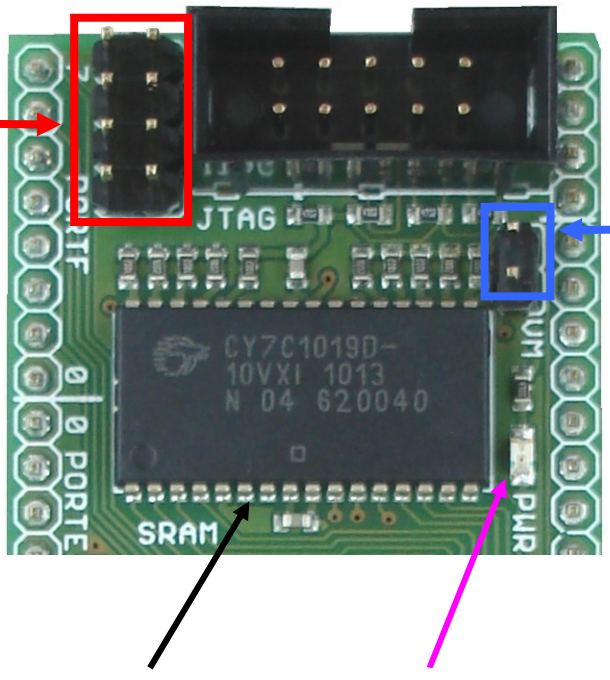
© 2011 ALVIDI

Einstellungen

JTAG-Jumpers

JP2-1	**Pin: PF7**
JP2-2	**Pin: PF6**
JP2-3	**Pin: PF5**
JP2-4	**Pin: PF4**

Beim Programmieren mit dem JTAG müssen die Jumpers im roten Rechteck gesetzt werden.



128 KByte externe SRAM

Power LED

VSRAM-Jumper

JP3 gesetzt: interne SRAM-Spannungs-versorgung. Am Pin:VSRAM liegt die Betriebsspannung an.

JP3 nicht gesetzt: nur externe SRAM – Spannungsversorgung. Damit ist eine Datenpufferung möglich, wenn eine unterbrechungsfreie Spannung am VSRAM-Pin gewährleistet wird.

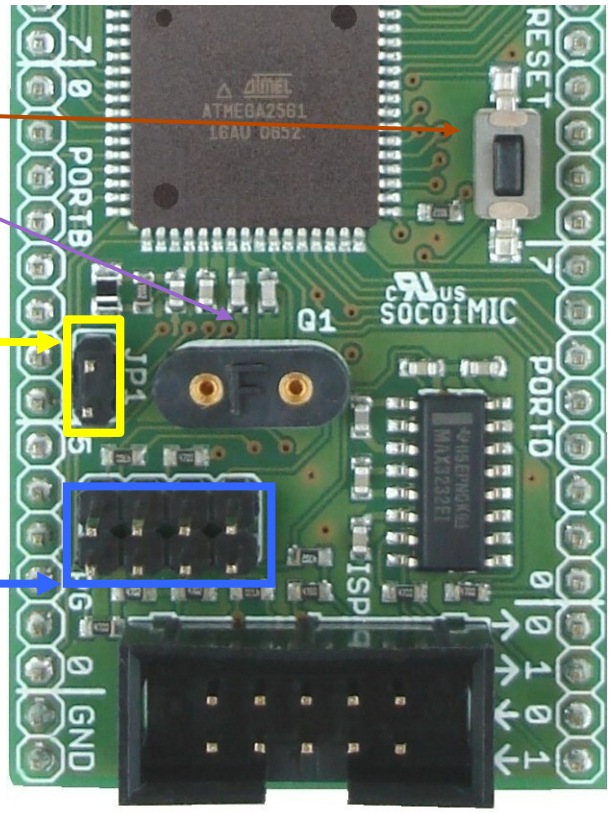
© 2011 ALVIDI

Reset Taste

Quarzfassung

JP1- gesetzt: Jumper verbindet Controller (Port B Pin 7 / PB7) mit Adressleitung 16 (A16)[1] des SRAMs. **Auf dem seitlichen PB7 darf keinen Last hängen.**

JP1- nicht gesetzt: seitliche PB7 kann frei genutzt werden

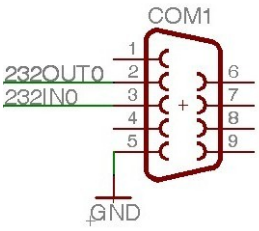


UARTs-Jumpers

JP5-4	JP5-3	JP5-2	JP5-1
Pin:PD2	Pin:PE0	Pin:PD3	Pin:PE1

Mit diesen Jumpers können die UARTs-Leitungen von RS232 Baustein getrennt werden. **Beim Programmieren mit ISP müssen die UART-Jumpers JP5-3 (PE0) und JP5-1 (PE1) nicht gesetzt sein.**

Anschluss der D-SUB 9 polige Buchse (serielle Schnittstelle/COM1)



	D-SUB 9-p.	AL-ERAM128_256
CH 0 Beispiel in der linke Abbildung	Pin 2	36_232OUT0
	Pin 3	34_232IN0
	GND	32_GND
CH 1	Pin 2	35_232OUT1
	Pin 3	33_232IN1
	GND	32_GND

[1] ATmega2561 kann nur bis 64 KByte externes SRAM steuern. Braucht man 128 KByte, muss die komplette Steuerung manuell erfolgen. Dabei soll JP1 (Adressleitung-A16) gesetzt sein.

© 2011 ALVIDI